

MEC用マルチノード統合 システムの開発

研究提案者 天野英晴（慶應義塾大学）

共同研究者（1） 飯田全広（熊本大学）

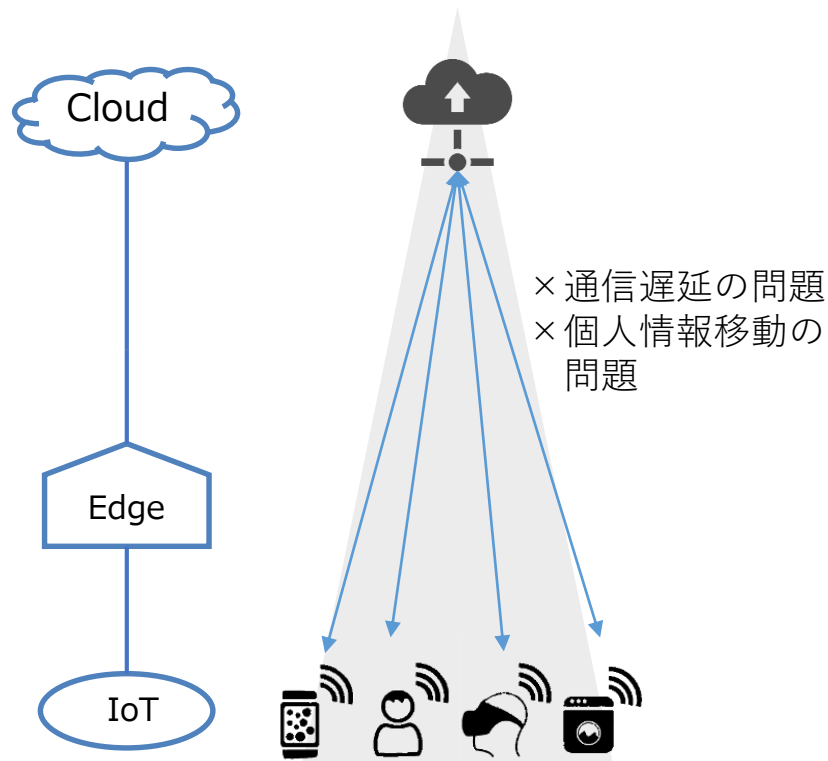
共同研究者（2） 菅谷みどり（芝浦工業大学）

共同研究者（3） 西宏章（慶應義塾大学）

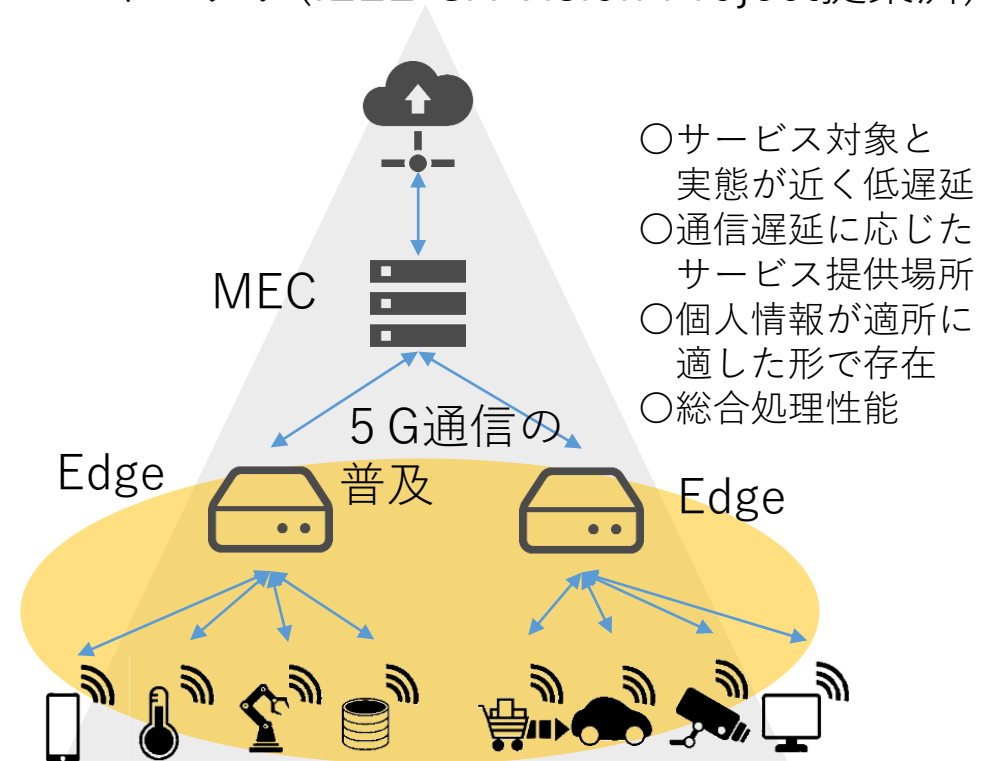
共同研究者（4） 若林一敏（日本電気（株））

背景：エッジの高機能化がSociety5.0実現の鍵

クラウドによる
Society5.0インフラ



本研究提案で目指すSociety5.0
インフラ(IEEE-SA Vision Project提案済)



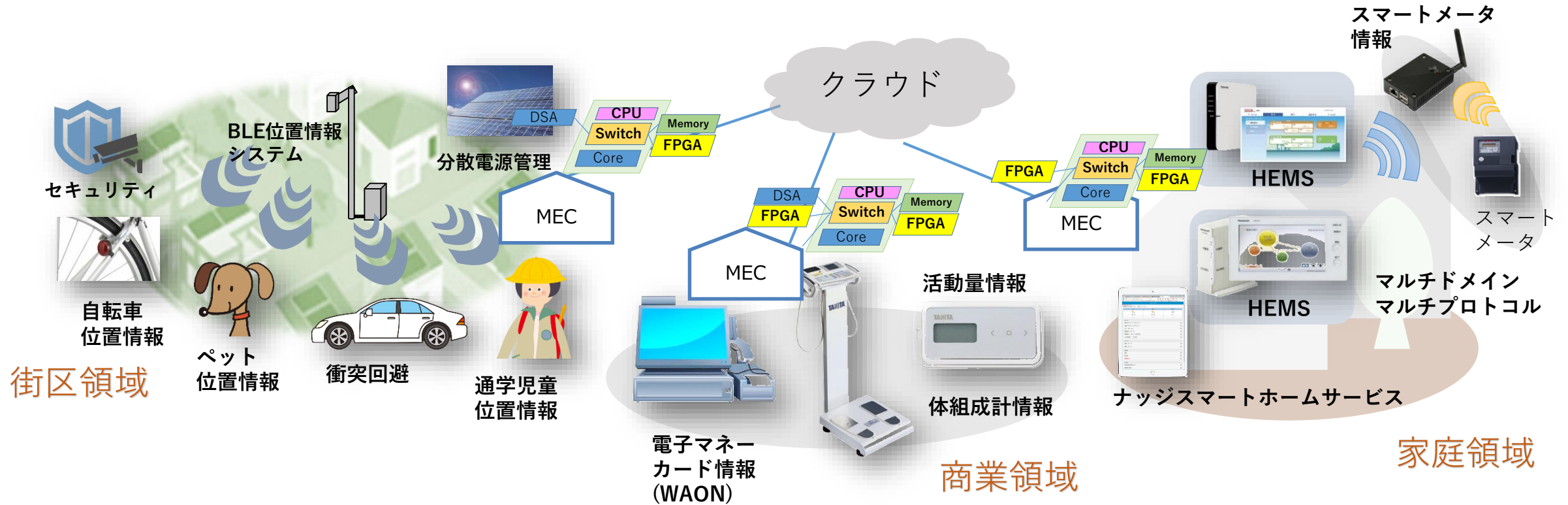
Society5.0の実現には、エッジ領域の高機能化による、個人情報のカプセル化、IoTのローカルな管理、クラウドへの情報輻輳を防ぐ事前処理などによる、クラウドとのシームレスな連携や、情報管理が不可欠

5Gの発達によりこの状況がより現実的になってきた →MEC(Multi-Access edge Computing)

本提案が目指すこと

- MEC(Multi-access Edge Computing) によるSociety5.0の実現
 - MECとは？
 - エッジデバイスがつながる無線網の基地局近傍に計算資源を配置して行う処理
 - 基地局近傍に配置→性能・電力的に制限のあるエッジデバイスの処理をオフロード
 - 低遅延・無制御の輻輳が発生しない→通信性能の点では準リアルタイム処理が可能
 - 当該基地局につながる様々なデバイスを同時サポート→クラウド的共有資源
 - 基地局の消費電力削減が必要→低消費電力への要求が大きい
 - 工場制御、交通制御、電力制御などの準リアルタイム処理への適用
 - 将来は自動運転など本格的なリアルタイム処理も期待されている。

スマートコミュニティでの応用（西G）



省電力・情報のカプセル化・匿名化・低遅延化などのユビキタスソリューション

- ・位置情報サービス：位置情報をローカルにカプセル化、タイムクリティカルな衝突回避をローカルで解決
- ・健康・購買サービス：購買情報即時匿名化とカプセル化、健康情報匿名化と地域健康サービス（健康ポイント）
- ・家庭領域：家庭にける個人情報情報をローカルにカプセル化、ローカル電力需給の即時制御

各種プロトコル対応

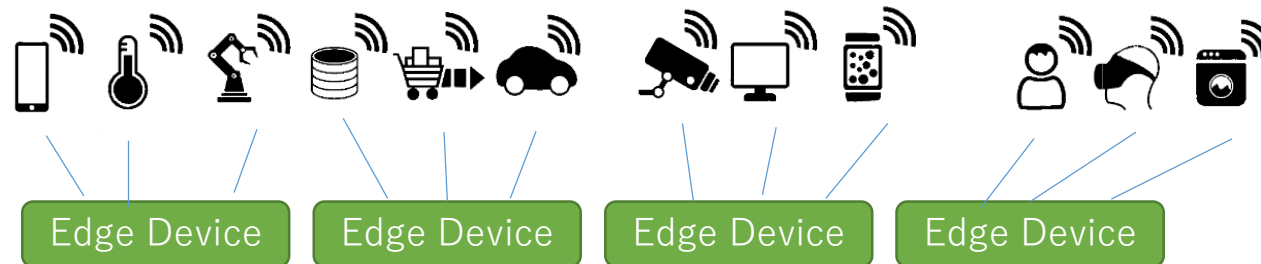
- ・IEEE 1451, IEEE 1888, IEEE P2805, OpenADR, ECHONET Lite, MQTT, SNMP, XMPP, SOAP, REST, etc.

実際にスマートタウン情報（さいたま市浦和美園地区UDCMi 代表など）を利用した評価を行う

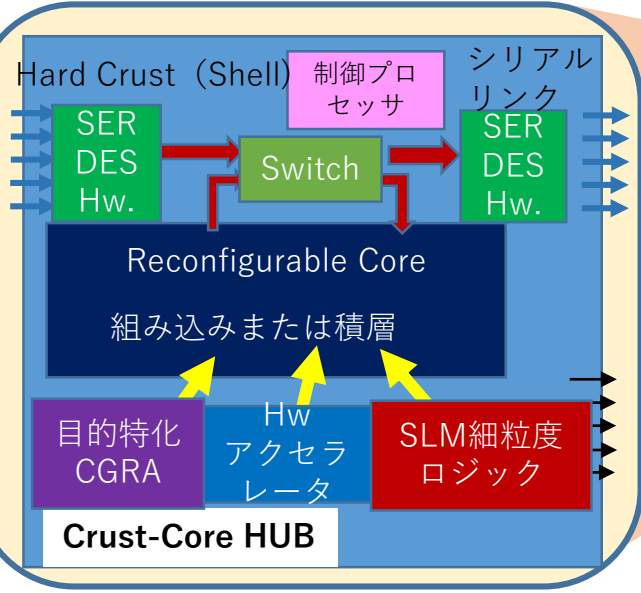
本提案でやること

- MECのためのコンピューティングシステムを開発する。
 - 低消費電力で準リアルタイム処理（処理時間・スループット保証）
 - リアルタイム処理が行えるFPGA, DSAを使用
 - 複数のFPGA, DSAの資源プールから、要求に応じてエッジデバイスに一部を割り当て
 - 個々の用途に性能を保証するハードウェア環境を提供
 - 個々の処理ノードよりも重要なのは
 - どのように接続し
 - どのように制御し
 - どのようにプログラミングするか？
- 複数の異種のノード（FPGA, DSA）を、スイッチ内データ処理機能を持つ「Crust-Core型スイッチHUB」により接続したヘテロジェニアシステム

システム構成



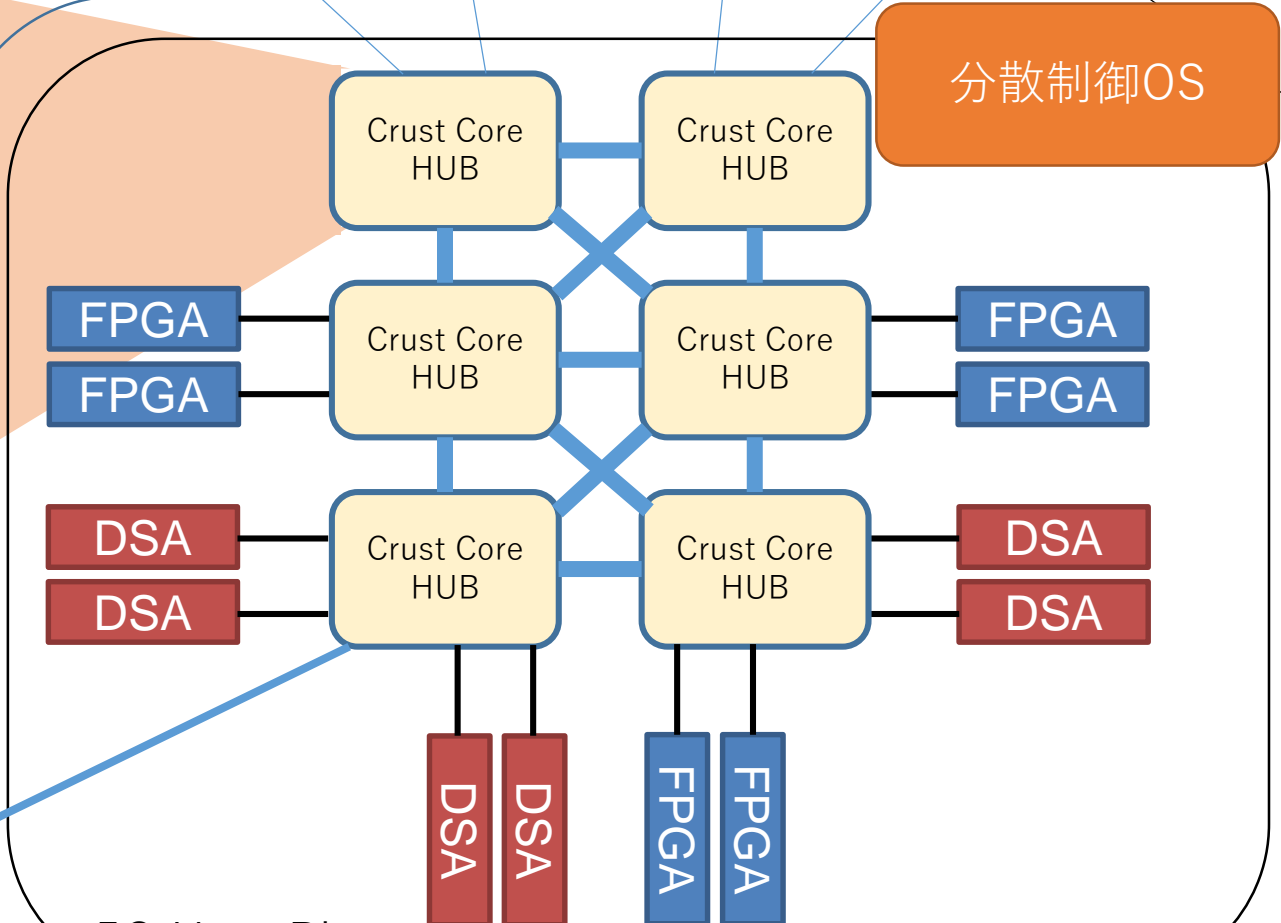
高位合成システム
ミドルウェア/ランタイムAPI



5G Radio

分散制御OS

5G Control Plane



クラウド

Crust-Core型HUB：ノード間を接続するスマートHUB

Crust部

ハードウェアによる固定領域

高速入出力インタフェース：

ノード、エッジデバイスの接続

スイッチ機能：

サーキットスイッチによる固定遅延、帯域確保

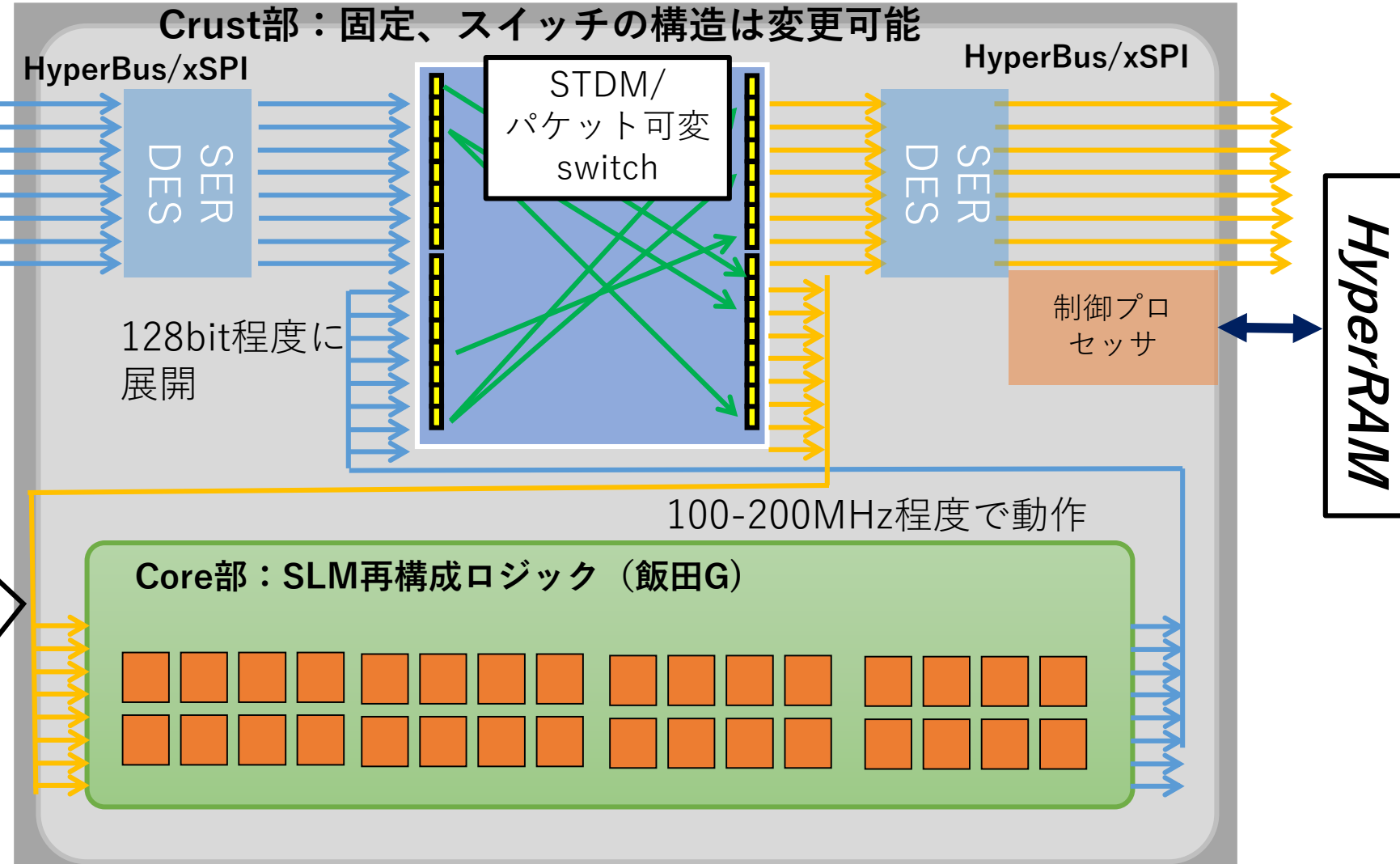
制御プロセッサ：スイッチ内機能の制御

Core部

HUB内アクセラレータ領域

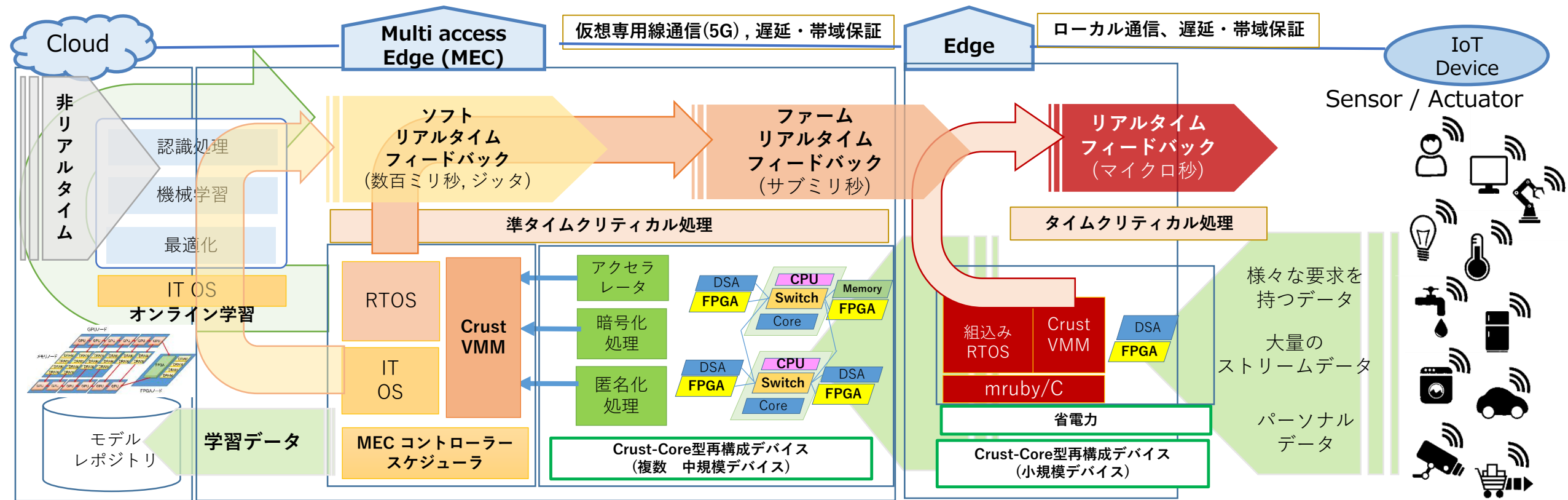
目的特化CGRA、ハードウェアアクセラレータ、SLM細粒度再構成ロジックなどを実装して、用途ごとの処理を実装

スイッチ内で固定遅延、スループット保証のストリーム型データ処理を行う



マルチFPGA、マルチCrust-Core高位合成環境 (若林G)

基盤ソフトウェア環境 (菅谷G)



Crust VMM・OSを用いたヘテロジニアスなシステムの支援

- ・ DSA/FPGAの仮想化
→ヘテロジニアスなシステムの統一的な扱いが可能
- ・ MECコンポーネント・スケジューラ
→ソフトウェアから複数DSA/複数FPGA間接続を効率よく使用可能
- ・ 5Gネットワークによる仮想専用線通信を活用した三段構成の全体システム
→暗号化によるセキュアなデータ通信

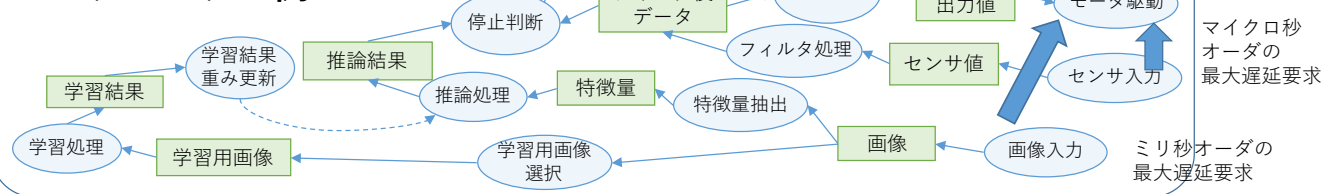
AI-DB バッチ学習 連携

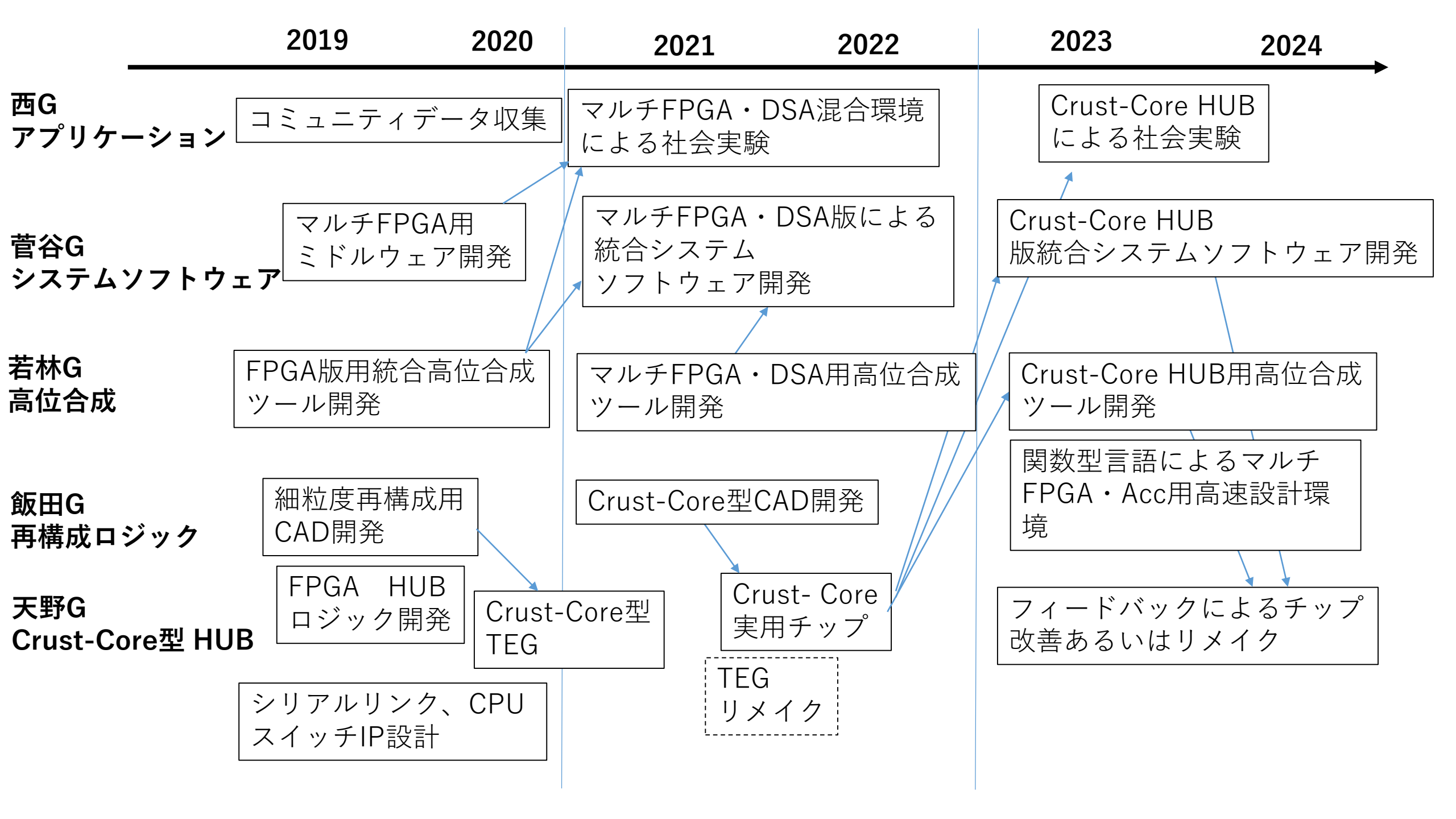
- ・ DNN推論処理のDSA/FPGAによる高エネルギー効率な実現
→低消費電力エッジノードによるAI実行環境
- ・ 大量のセンサデータを収集し効率よくバッチ学習用データを収集
→高機能AI学習環境と低消費電力エッジAI実行環境の連携

MECコンポーネントによるシステムモデルからのプログラム生成

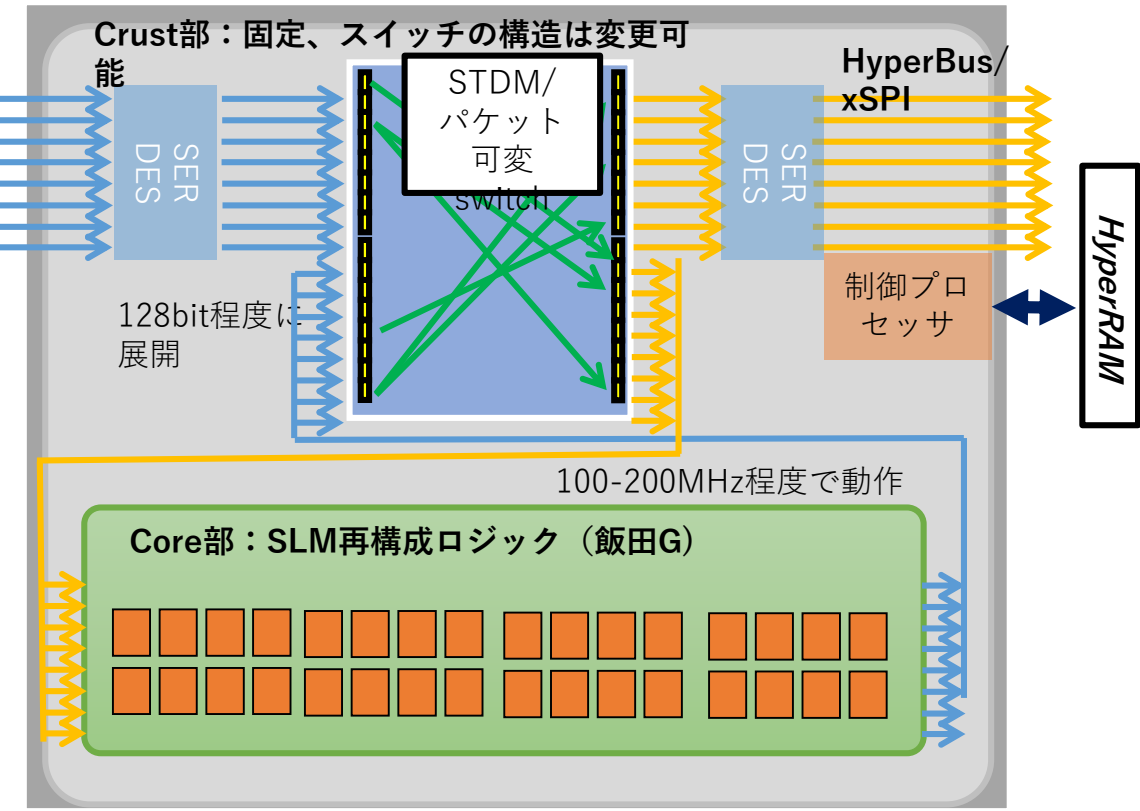
- ・ ソフト/DSA/FPGAの区別無く表現→電力制約・リアルタイム性要求モデルによる最適化
- ・ 処理をCloud/MEC/Edgeに自由に配置 →コンポーネント再利用による開發生産性向上

システムモデル例

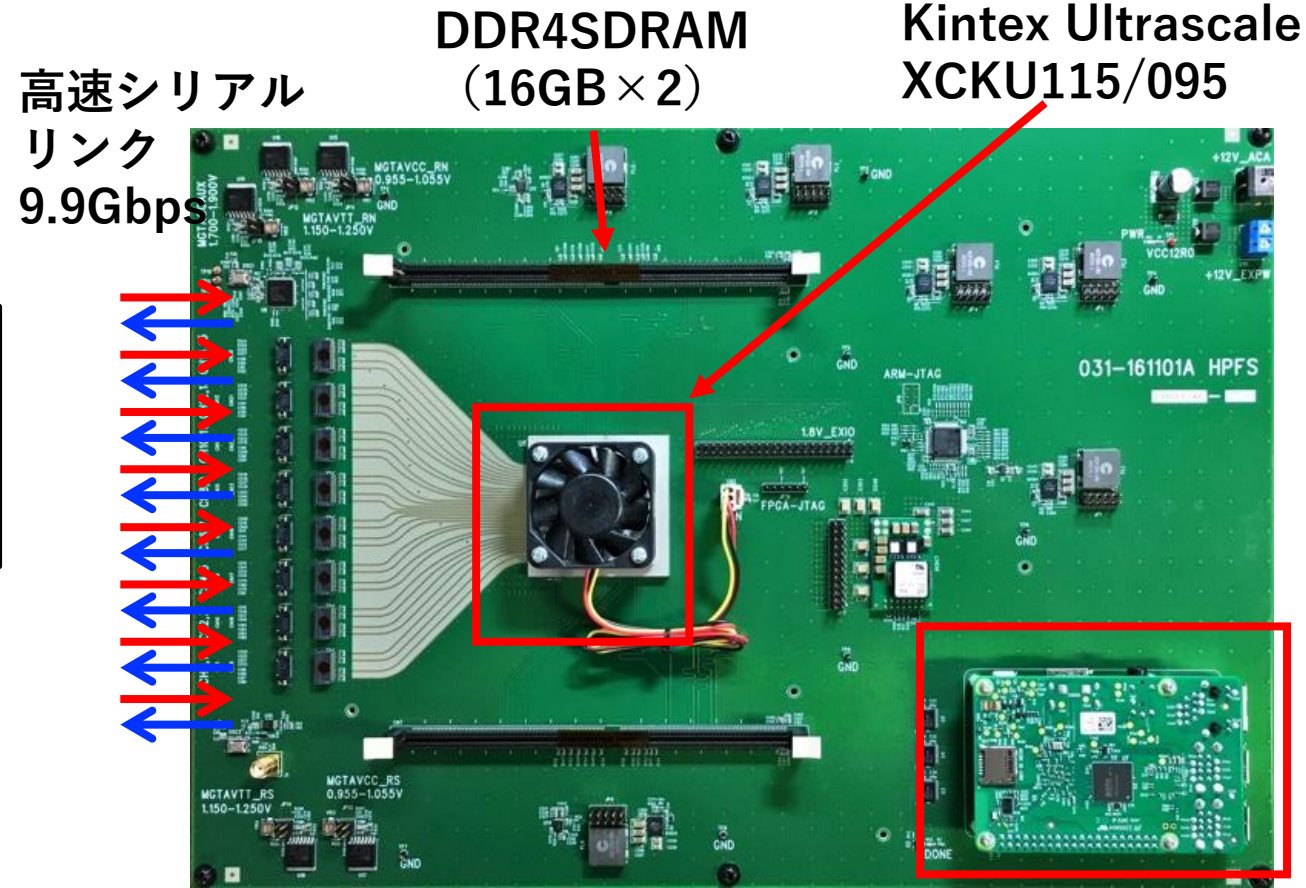




第一期の計画：プロトタイプとしてのFiC



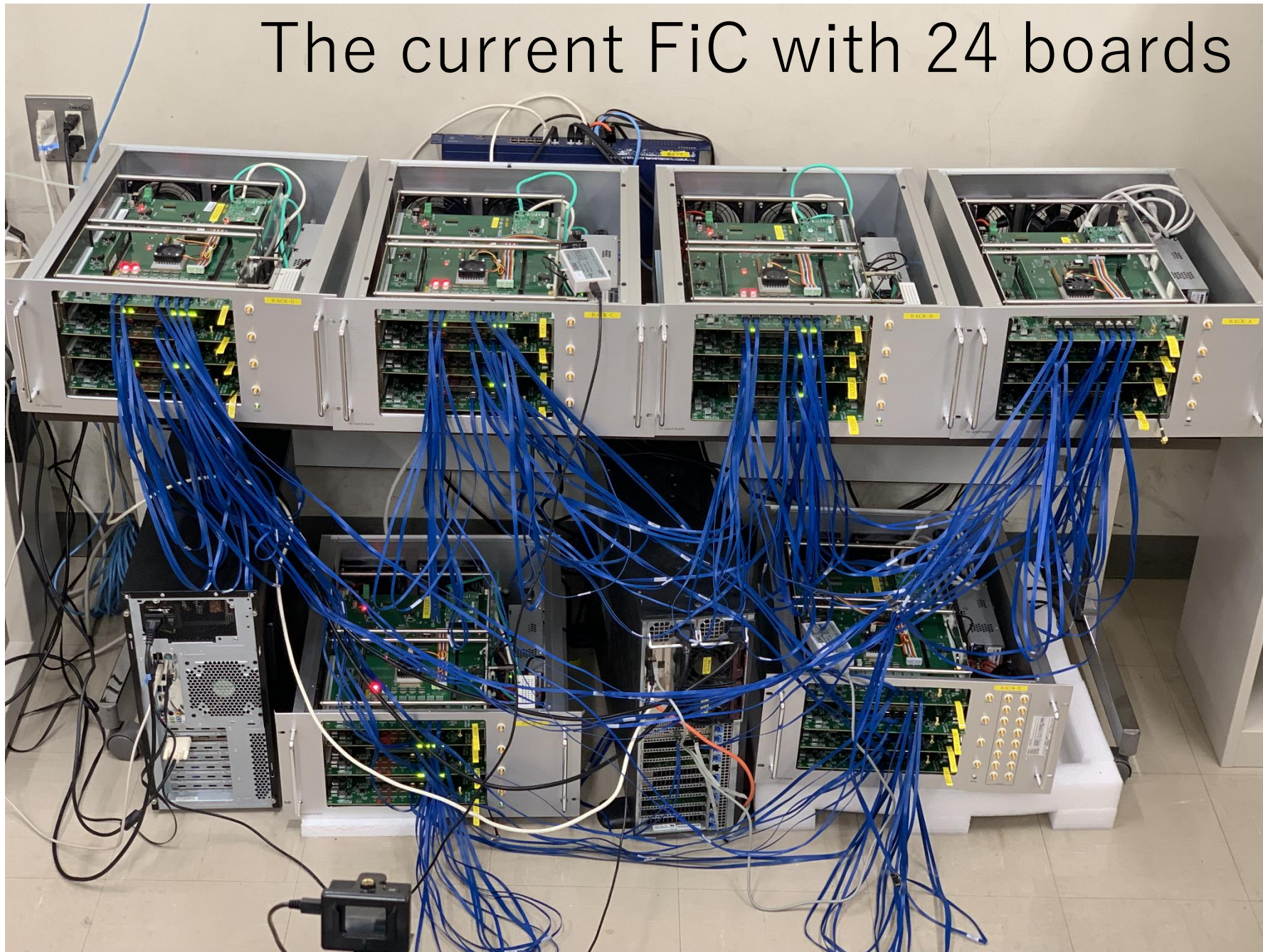
Crust-Core型HUBチップ



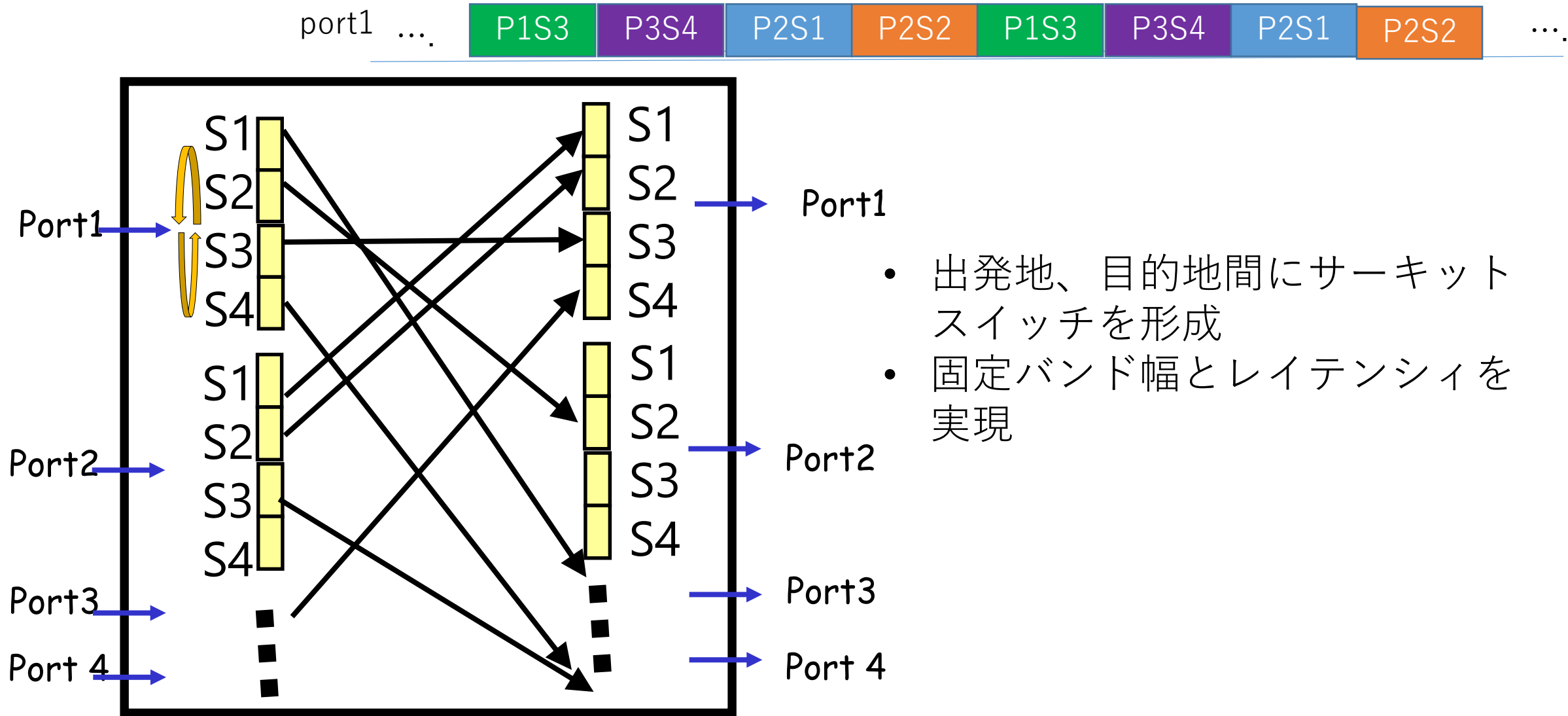
FiC-SWボード

Rasbpi-3

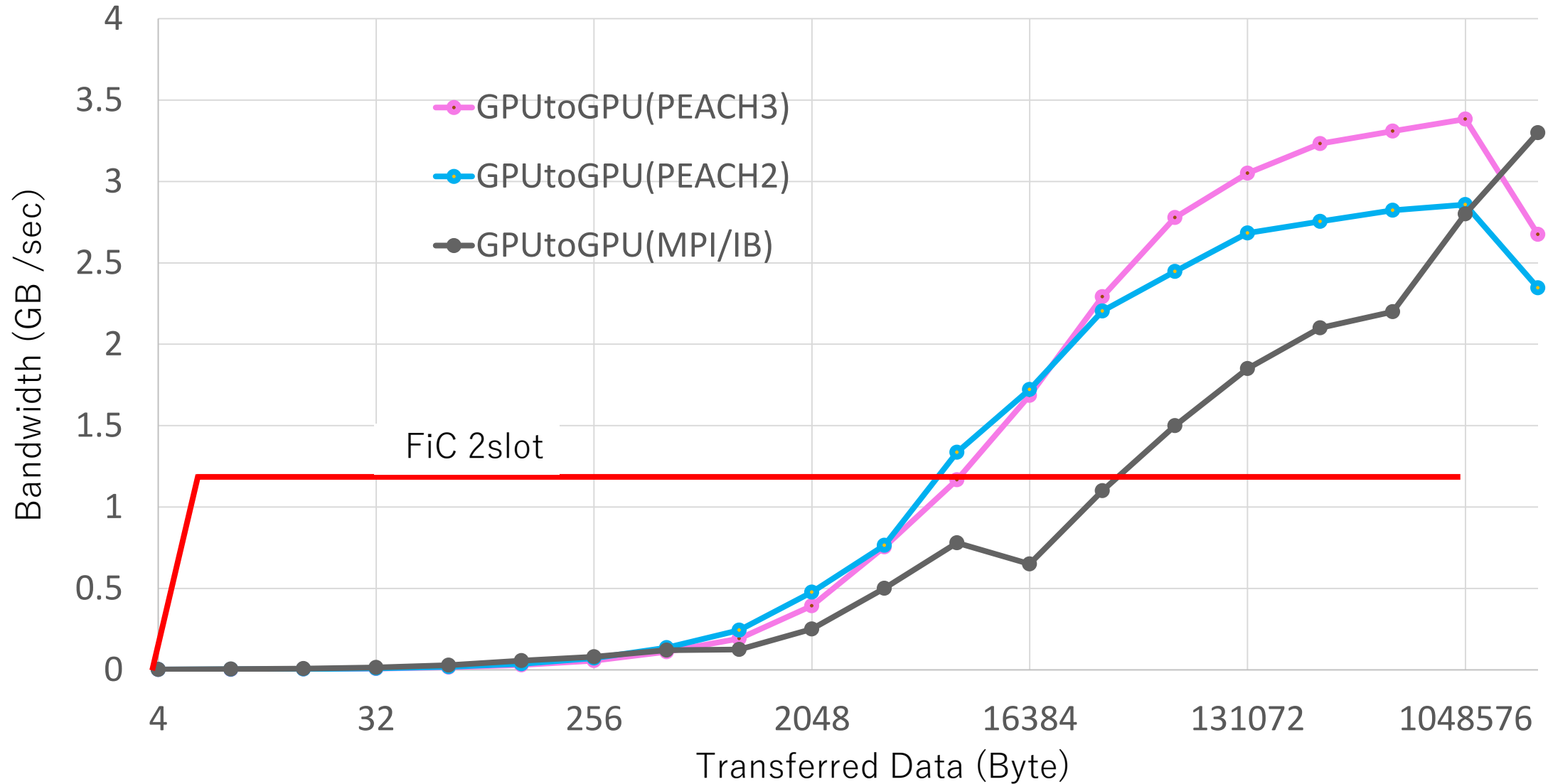
The current FiC with 24 boards



STDM (Static Time Division Multiplexing)

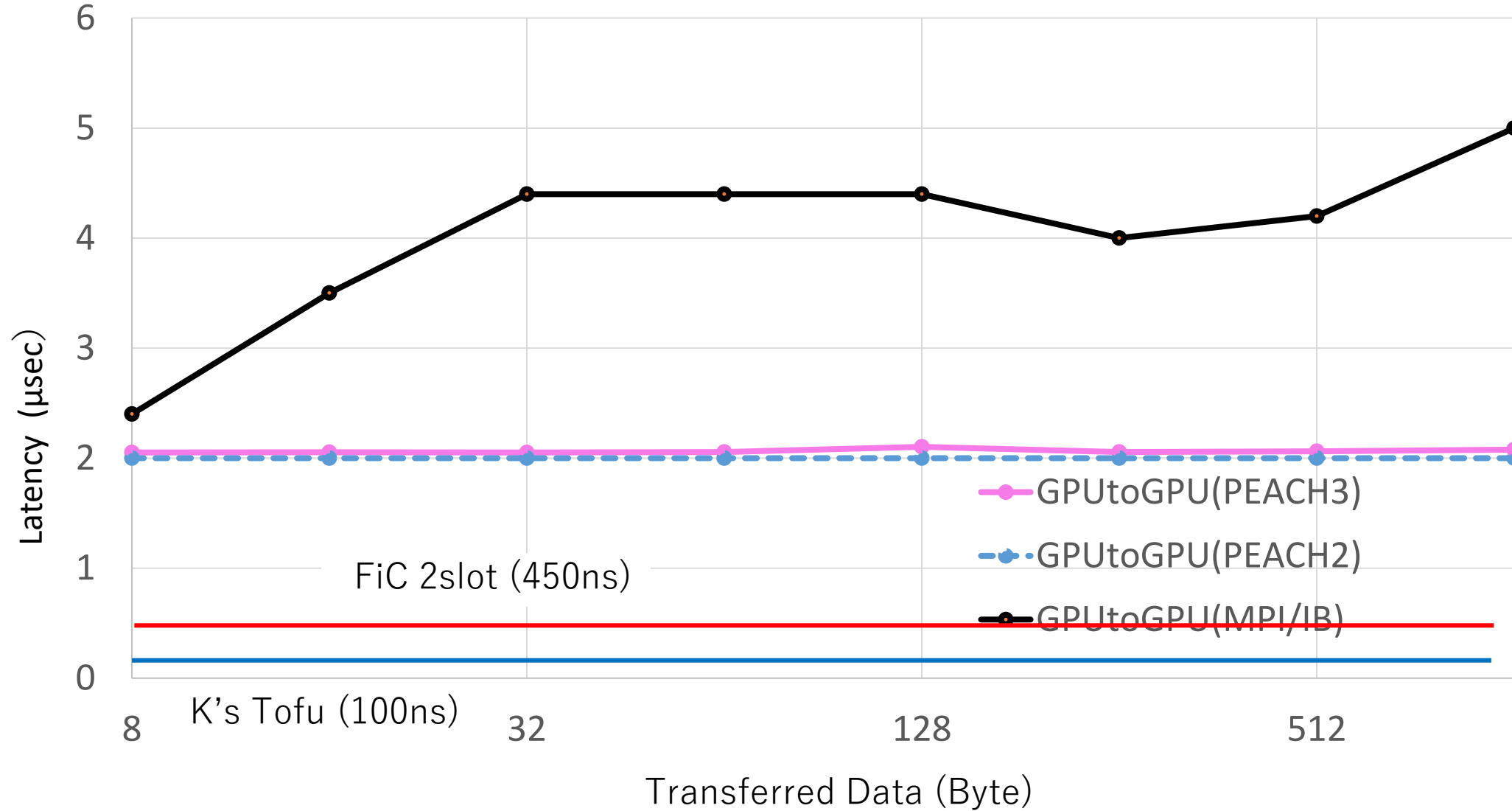


PEACH2/3、 MPI/Infinibandとの比較 (バンド幅)



Kaneda, et.al "Performance Evaluation of PEACH3: FPGA switch for Tightly Coupled Accelerators,"
HEART 2017

PEACH2/3、 MPI/Infinibandとの比較 (レイテンシ)



本研究のアピールポイント

- アプリケーションからチップまでの垂直統合チーム
- 異文化技術の相互利用
- オープンな技術、国産技術主導
- 各技術項目
 - **Crust-Core型再構成デバイス、設計環境**
 - 現在のハイエンドFPGAと同程度の転送容量を約半分のエネルギーで実現
 - STDMスイッチによる帯域、レイテンシ保証、パケット交換方式に切り替え可能
 - 分散スイッチにより40nmプロセスでありながら最新のStratix 10並の動作周波数を実現
 - 現在のFPGAよりも面積効率に優れたCore部、目的に応じて様々なアクセラレータも搭載可能
 - **基盤ソフトウェア構成**
 - Crust VMMによるDSA/FPGAの抽象化 → ヘテロジニアスなシステムの統一的な扱いが可能
 - Edge, Multi-Edge, Cloudの三段構成により、実時間処理と消費電力制約を満たす最適なシステムを実現
 - 仮想専用線通信(5G)・DSA暗号化を用いることで、遅延・帯域・セキュリティを考慮したAI-DBバッチ学習の標準環境を実現
 - **高位合成**
 - Crust-Core型再構成デバイス内のSLM回路の自動生成、複数FPGA,DSAに跨った統合設計環境
 - **アプリケーション**
 - 実際のスマートコミュニティ（さいたま市浦和美園地区）を利用した実証実験

将来展望

- 5 G技術との連携
- 規格化、標準化
 - ヘテロジーニアス、実時間処理用ソフトウェア環境の標準化
 - マルチFPGA用CADシステムの公開
 - SLM細粒度デバイス、STDMSイッチIPの公開
 - アプリケーションに関する標準化
 - IEEE-SA Vision Project : 階層・匿名インフラ等、提案済技術標準化シードを実現
 - IEEE P2805, 1451シリーズ : 提案済IoT向け情報管理・エッジシステムで標準獲得
- 学術分野の立ち上げ
 - MECを念頭に置いた組み込みソフトウェア、高位合成、リコンフィギャラブルシステム、スマートシティなど、本プロジェクトでの異文化交流を発展させる
 - MECによるSociety5.0の実現に向けた学術分野を立ち上げる